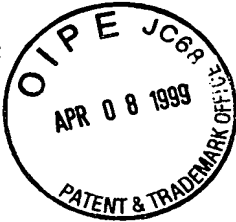


OP 28 12
#5
Priority
Dopder
A Ford
5/17/99
Docket No. 501.36931X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): IWASAKI, et al.
Serial No.: 09/255,856
Filed: February 23, 1999
Title: SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING
THE SAME
Group:



LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of
Patents and Trademarks
Washington, D.C. 20231

April 8, 1999

Sir:

Under the provisions of 35 U.S.C. 119 and 37 CFR 1.55, the
applicant(s) hereby claim(s) the right of priority based on:

Japanese Patent Application No. 10-039992
Filed: February 23, 1998

A Certified Copy of said Japanese Patent Application is
attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

Gregory E. Montone
Registration No. 28,141

GEM/ssr
Attachments

RECEIVED

APR 12 1999

TECHNOLOGY CENTER 2800

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 APR 08 1999

Date of Application: 1998年 2月23日

出 願 番 号

Application Number: 平成10年特許願第039992号

出 願 人

Applicant (s): 株式会社日立製作所

RECEIVED

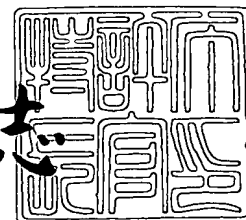
APR 12 1999

TECHNOLOGY CENTER 2800

1999年 3月12日

特許庁長官
Commissioner,
Patent Office

伴佐山建志



出証番号 出証特平11-3013769

【書類名】 特許願

【整理番号】 1598000291

【提出日】 平成10年 2月23日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 半導体装置

【請求項の数】 10

【発明者】

 【住所又は居所】 茨城県土浦市神立町 5 0 2 番地
 株式会社 日立製作所 機械研究所内

 【氏名】 岩▲崎▼ 富生

【発明者】

 【住所又は居所】 茨城県土浦市神立町 5 0 2 番地
 株式会社 日立製作所 機械研究所内

 【氏名】 三浦 英生

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社 日立製作所

【代理人】

 【識別番号】 100068504

 【弁理士】

 【氏名又は名称】 小川 勝男

 【電話番号】 03-3212-1111

【手数料の表示】

 【予納台帳番号】 013088

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003094

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】

半導体基板上に導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺と前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺の差が 13%未満であり、かつ前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺と、前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺の差に前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺と長辺の比を乗じた量が 13%未満であることを特徴とする半導体装置。

【請求項 2】

半導体基板上に導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺と、前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺の差と、前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺と、前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺の差に前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺と長辺の比を乗じた量の和が 13%未満であることを特徴とする半導体装置。

【請求項 3】

半導体基板上に導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ と、前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_p と、前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足することを特徴とする半導体装置。

【請求項 4】

請求項 3 において、前記導電性膜が銅 (Cu) 膜であることを特徴とする半導体装置。

【請求項 5】

請求項 3 において、前記導電性膜が白金 (Pt) 膜であることを特徴とする半導体装置。

【請求項 6】

請求項 3 において、前記導電性膜が銅 (Cu) 膜であり、なおかつ前記隣接膜がロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜、オスミウム (Os) 膜または白金 (Pt) 膜であることを特徴とする半導体装置。

【請求項 7】

請求項 3 において、前記導電性膜が白金 (Pt) 膜であり、なおかつ前記隣接膜がロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜またはオスミウム (Os) 膜であることを特徴とする半導体装置。

【請求項 8】

半導体基板上に少なくとも 3 層以上の導電性膜が積層されてなる積層配線構造を有する半導体装置において、前記積層配線構造が主導電性膜と該主導電性膜の上面および下面に接触して隣接導電性膜が積層された構造を有し、前記主導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_p と、前記隣接導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ と、前記主導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_p と、前記隣接導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足することを特徴とする半導体装置。

【請求項 9】

請求項 7 において、前記主導電性膜が銅 (Cu) 膜であり、なおかつ前記隣接導電性膜がロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜、オスミウム (Os) 膜または白金 (Pt) 膜であることを特徴とする半導体装置。

【請求項 10】

請求項 7 において、前記主導電性膜が白金 (Pt) 膜であり、なおかつ前記隣接導電性膜がロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜またはオスミウム (Os) 膜であることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置に関し、とくに配線構造が積層配線構造からなる半導体装置に関する。

【0002】

【従来の技術】

近年の半導体装置の高集積化、高速化に伴い、従来のアルミニウム (Al) 配線に比べて低い電気抵抗を持つ銅 (Cu) 配線が導入されつつある。しかし、銅 (Cu) 原子が拡散してシリコン (Si) 基板や絶縁膜に入り込むとデバイス特性を劣化させる恐れがあり、銅 (Cu) 原子の拡散を防ぐための拡散防止膜が銅 (Cu) 膜に隣接して形成されている。この拡散防止膜の材料として、日経マイクロデバイス (1992 年 6 月号 74~77 ページ) に記載されているように窒化チタン (TiN) 膜、タングステン (W) 膜、タンタル (Ta) 膜などの高融点金属膜が検討されている。

【0003】

【発明が解決しようとする課題】

高集積化のために微細化された半導体装置には高密度の電流が流れるため、電子の流れとそれによって発生した熱によって原子が拡散し、ボイドや断線が発生するといういわゆるエレクトロマイグレーションの問題がある。銅 (Cu) 膜は、アルミニウム (Al) 膜に比べて融点が高いために拡散を起こしにくく、エレクトロマイグレーション耐性が優れていることが期待される。しかし、拡散防止膜として窒化チタン (TiN) 膜、タングステン (W) 膜、タンタル (Ta) 膜などを銅 (Cu) 膜に接触させた積層配線構造では十分なエレクトロマイグレーション耐性が得らず、ボイドや断線が発生しやすいという問題がある。

【0004】

本発明の目的は、積層配線構造にボイドや断線の生じにくい、信頼性の高い半導体装置を提供することにある。

【0005】

【課題を解決するための手段】

発明者らは、拡散防止膜として窒化チタン (TiN) 膜、タングステン (W) 膜、タンタル (Ta) 膜などを銅 (Cu) 膜に接触させた積層配線構造においては、拡散防止膜材料と銅 (Cu) の単位結晶格子の辺の長さが大きく異なるために界面の原子配列に乱れが生じ、拡散が活発になるためにボイドや断線が生じやすいことを明らかにした。したがって、銅 (Cu) 配線のボイドや断線を防止するためには、銅 (Cu) と単位結晶格子の辺の長さの差が小さい材料を隣接した膜に用いることにより拡散を抑制すれば良い。

【0006】

発明者らは、導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造において、前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_p と、前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ が 13% 未満であり、なおかつ前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ に (a_p / b_p) を乗じた量が 13 未満である場合に導電性膜の拡散が抑えられ、ボイドや断線が抑制されることを明らかにした。また、特に A, B が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足する場合により好ましいことを明らかにした。上記において、長方格子の短辺 a と長辺 b の定義は図 6 に示すものである。

【0007】

したがって、上記の目的は、半導体基板上に導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 =$

A (%) と前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B$ (%) が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足するように前記導電性膜と前記隣接膜の材料を選択することにより達成される。

【0008】

また、上記の目的は、半導体基板上に銅 (Cu) 膜と該銅 (Cu) 膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、隣接膜をロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜、オスmium (Os) 膜または白金 (Pt) 膜とすることにより達成される。

【0009】

また、上記の目的は、半導体基板上に白金 (Pt) 膜と該白金 (Pt) 膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、隣接膜をロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜またはオスmium (Os) 膜とすることにより達成される。

【0010】

【発明の実施の形態】

以下、本発明の実施の形態について図を参照して説明する。まず、本発明における第一の実施形態である半導体装置における積層配線構造部分の断面構造を図1に示す。

【0011】

本実施形態の半導体装置における積層配線構造は、図1に示すように、シリコン基板1の上に例えば酸化シリコンからなる絶縁膜2が形成され、該絶縁膜2に形成されたコンタクトホールを通じて隣接膜3、導電性膜4、隣接膜5からなる第一積層配線構造6が接続されている。第一積層配線構造6の上には例えば酸化シリコンからなる絶縁膜7が形成され、該絶縁膜7に形成されたビアホールには例えばタングステン (W) からなるビア8が形成される。

【0012】

このビアを通じて隣接膜9、導電性膜10、隣接膜11からなる第二積層配線

構造12が接続されている。ここで、第一積層配線構造6については、導電性膜4の自由エネルギー最小面を構成する長方格子の短辺 a_p と隣接膜3, 5の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A(\%)$ と前記導電性膜4の自由エネルギー最小面を構成する長方格子の長辺 b_p と、前記隣接膜3, 5の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B(\%)$ が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足する材料の組合せで隣接膜3, 導電性膜4, 隣接膜5が形成されていることを特徴とする。

【0013】

具体的には、導電性膜4として銅(Cu)膜を用いた場合、隣接膜3, 5としてはロジウム(Rh)膜, ルテニウム(Ru)膜, イリジウム(Ir)膜, オスミウム(Os)膜または白金(Pt)膜を用いればよい。また、導電性膜4として白金(Pt)膜を用いた場合、隣接膜3, 5としてはロジウム(Rh)膜, ルテニウム(Ru)膜, イリジウム(Ir)膜またはオスミウム(Os)膜を用いればよい。

【0014】

また、第二積層配線構造12についても同様に、導電性膜10の自由エネルギー最小面を構成する長方格子の短辺 a_p と隣接膜9, 11の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A(\%)$ と、前記導電性膜10の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜9, 11の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B(\%)$ が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足する材料の組合せで隣接膜9, 導電性膜10, 隣接膜11が形成されていることを特徴とする。

【0015】

具体的には、導電性膜10として銅(Cu)膜を用いた場合、隣接膜9, 11としてはロジウム(Rh)膜, ルテニウム(Ru)膜, イリジウム(Ir)膜, オスミウム(Os)膜または白金(Pt)膜を用いればよい。また、導電性膜10として白金(Pt)膜を用いた場合、隣接膜9, 11としてはロジウム(Rh)

膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜またはオスミウム (Os) 膜を用いればよい。

【0016】

以下、本実施形態の半導体装置の効果について説明する。

【0017】

筆者らは、自由エネルギー最小面を構成する長方格子の短辺 a 、長辺 b の導電性膜と隣接膜の間の差に着目し、この差が拡散係数に与える影響を計算機シミュレーションにより調べた。具体的には、導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造において、前記導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ を横軸にとり、前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ に (a_p / b_p) を乗じた量を縦軸にとったマップを作成し、このマップを網羅するように A と B を設定して計算機シミュレーションにより前記導電性膜における拡散係数の値を計算した。

【0018】

まず、導電性膜として銅 (Cu) 膜を用いた場合の温度 700 K におけるシミュレーションを行った。この場合、面心立方格子である銅 (Cu) の自由エネルギー最小面は (111) 面である。この場合のシミュレーション結果を図 2 に示す。

【0019】

図 2 の境界線を境にして銅 (Cu) 膜の拡散係数が急激に増大するという結果を得た。境界線の内側、すなわち、原点よりの領域は、拡散係数が小さくボイド等の発生しにくい領域であり、境界線の外側の領域は、拡散係数が大きくボイド等の発生しやすい領域である。この様子を詳細に見るために、銅 (Cu) 膜の拡散係数を図 2 の破線に沿って調べた結果を図 3 に示す。ただし、 D は銅 (Cu) 膜の拡散係数であり、 D_0 はバルクの銅 (Cu) における拡散係数である。

【0020】

境界線を境に拡散係数が急激に増大し、その先に従来隣接膜として用いられていた窒化チタン (TiN) などが位置することがわかる。図2を見るとタンゲステン (W) 膜、タンタル (Ta) 膜も境界線の外側にあることがわかる。

【0021】

一方、図2の境界線の内側、すなわち原点側にはロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜、オスミウム (Os) 膜、白金 (Pt) 膜が位置し、これらが銅 (Cu) 膜の拡散抑制に有効であることがわかる。これらの材料は、 A および $B \times (a_p / b_p)$ がともに13%未満の領域にある。図2の境界線を直線近似すると $\{A + B \times (a_p / b_p)\} = 13$ となる。

【0022】

したがって、 $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足する材料の組合せで導電性膜と隣接膜が形成されている場合に拡散が抑えられ、ボイドや断線が抑制される。ここでは、銅 (Cu) 膜の拡散係数に着目し、これが小さいほど銅 (Cu) 膜でボイド等が発生しにくいという判定をしたが、隣接膜でもボイド等が発生しにくいほうが良く、このためには隣接膜は融点の高い材料からなることがより好ましい。例えば、白金 (融点が1769℃) に比べて、融点の高いロジウム (融点が1960℃)、ルテニウム (融点が2310℃)、イリジウム (融点が2443℃)、オスミウム (融点が3045℃) がより好ましい。

【0023】

次に、導電性膜として白金 (Pt) を用いたシミュレーションを行った。白金 (Pt) も面心立方格子であり、自由エネルギー最小面は (111) 面である。この場合のシミュレーション結果を図4、図5に示す。図4の結果は図2と同様であり、境界線の内側、すなわち、原点よりの領域は、拡散係数が小さくボイド等の発生しにくい領域であり、境界線の外側の領域は、拡散係数が大きくボイド等の発生しやすい領域である。

【0024】

この様子を詳細に見るために、白金 (Pt) 膜の拡散係数を図4の破線に沿って調べた結果を図5に示す。図5において、 D は白金 (Pt) 膜の拡散係数であ

り、 D_0 はバルクの白金 (Pt) における拡散係数である。境界線を境に拡散係数が急激に増大することがわかる。

【0025】

図4の境界線の内側にはロジウム (Rh) 膜、ルテニウム (Ru) 膜、イリジウム (Ir) 膜、オスミウム (Os) 膜が位置し、白金 (Pt) 膜の拡散抑制にはこれらの材料が有効であることを示している。これらの材料は、 A および $B \times (a_p/b_p)$ がともに 13% 未満の領域にある。図4の境界線の位置は、銅 (Cu) 膜の場合と良く一致することがわかる。これらの境界線は直線近似すると $\{A + B \times (a_p/b_p)\} = 13$ となる。したがって、 $\{A + B \times (a_p/b_p)\} < 13$ なる不等式を満足する材料の組合せで導電性膜と隣接膜が形成されている場合に拡散が抑えられ、ボイドや断線が抑制される。

【0026】

次に、本発明における第二の実施形態である半導体装置における積層配線構造部分の断面構造を図7に示す。

【0027】

本実施形態の半導体装置における積層配線構造は、図7に示すように、シリコン基板1の上に例えば酸化シリコンからなる絶縁膜2が形成され、該絶縁膜2に形成されたコンタクトホールを通じて拡散防止膜13、隣接膜3、導電性膜4、隣接膜5、拡散防止膜14からなる第一積層配線構造6が接続されている。第一積層配線構造6の上には例えば酸化シリコンからなる絶縁膜7が形成され、該絶縁膜7に形成されたビアホールには例えばタングステン (W) からなるビア8が形成される。

【0028】

このビアを通じて拡散防止膜15、隣接膜9、導電性膜10、隣接膜11、拡散防止膜16からなる第二積層配線構造12が接続されている。ここで、拡散防止膜13、14、15、16は、例えば窒化チタン (TiN) やタングステン (W)、タンタル (Ta) からなる。

【0029】

第一積層配線構造6については、導電性膜4の自由エネルギー最小面を構成す

る長方格子の短辺 a_p と隣接膜 3, 5 の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ と、前記導電性膜 4 の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜 3, 5 の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足する材料の組合せで隣接膜 3, 導電性膜 4, 隣接膜 5 が形成されていることを特徴とする。

【0030】

具体的には、導電性膜 4 として銅 (Cu) 膜を用いた場合、隣接膜 3, 5 としてはロジウム (Rh) 膜, ルテニウム (Ru) 膜, イリジウム (Ir) 膜, オスミウム (Os) 膜または白金 (Pt) 膜を用いればよい。また、導電性膜 4 として白金 (Pt) 膜を用いた場合、隣接膜 3, 5 としてはロジウム (Rh) 膜, ルテニウム (Ru) 膜, イリジウム (Ir) 膜またはオスミウム (Os) 膜を用いればよい。

【0031】

また、第二積層配線構造 12 についても同様に、導電性膜 10 の自由エネルギー最小面を構成する長方格子の短辺 a_p と隣接膜 9, 11 の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ と、前記導電性膜 10 の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜 9, 11 の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ が $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足する材料の組合せで隣接膜 9, 導電性膜 10, 隣接膜 11 が形成されていることを特徴とする。

【0032】

具体的には、導電性膜 10 として銅 (Cu) 膜を用いた場合、隣接膜 9, 11 としてはロジウム (Rh) 膜, ルテニウム (Ru) 膜, イリジウム (Ir) 膜, オスミウム (Os) 膜または白金 (Pt) 膜を用いればよい。また、導電性膜 10 として白金 (Pt) 膜を用いた場合、隣接膜 9, 11 としてはロジウム (Rh) 膜, ルテニウム (Ru) 膜, イリジウム (Ir) 膜またはオスミウム (Os) 膜

を用いればよい。

【0033】

【発明の効果】

半導体基板上に導電性膜と該導電性膜に接触して隣接膜が積層された積層配線構造を有する半導体装置において、導電性膜の拡散を抑えることができる。したがって、積層配線構造においてボイドや断線を起こしにくい、信頼性の高い半導体装置が提供される。

【図面の簡単な説明】

【図1】

本発明における第一の実施形態である半導体装置の積層配線構造の断面図である。

【図2】

銅（Cu）膜を導電性膜とした場合の拡散係数に対する隣接膜材料の効果を示す特性図である。

【図3】

銅（Cu）膜を導電性膜とした場合の拡散係数に対する隣接膜材料の効果を図2の破線に沿って示した特性図である。

【図4】

白金（Pt）膜を導電性膜とした場合の拡散係数に対する隣接膜材料の効果を示す特性図である。

【図5】

白金（Pt）膜を導電性膜とした場合の拡散係数に対する隣接膜材料の効果を図4の破線に沿って示した特性図である。

【図6】

長方格子における原子配列と短辺および長辺を示した図である。

【図7】

本発明における第二の実施形態である半導体装置の積層配線構造の断面図である。

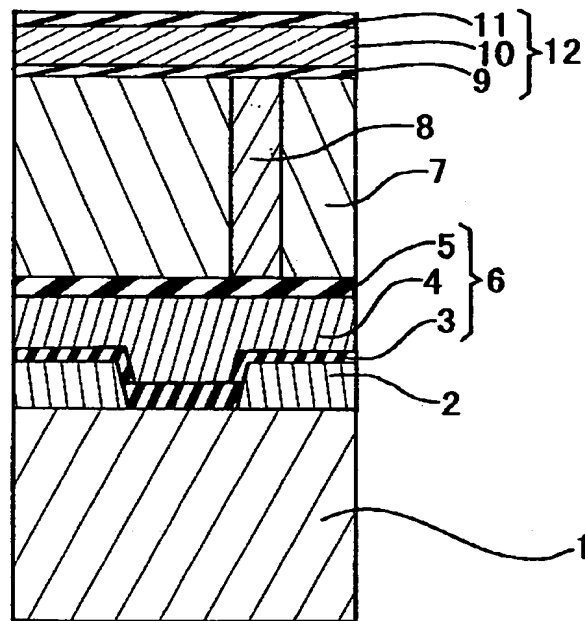
【符号の説明】

1…シリコン基板、2，7…絶縁膜、3，5，9，11…隣接膜、4，10…
導電性膜、6…第一積層配線構造、8…ビア、12…第二積層配線構造、13，
14，15，16…拡散防止膜。

【書類名】 図面

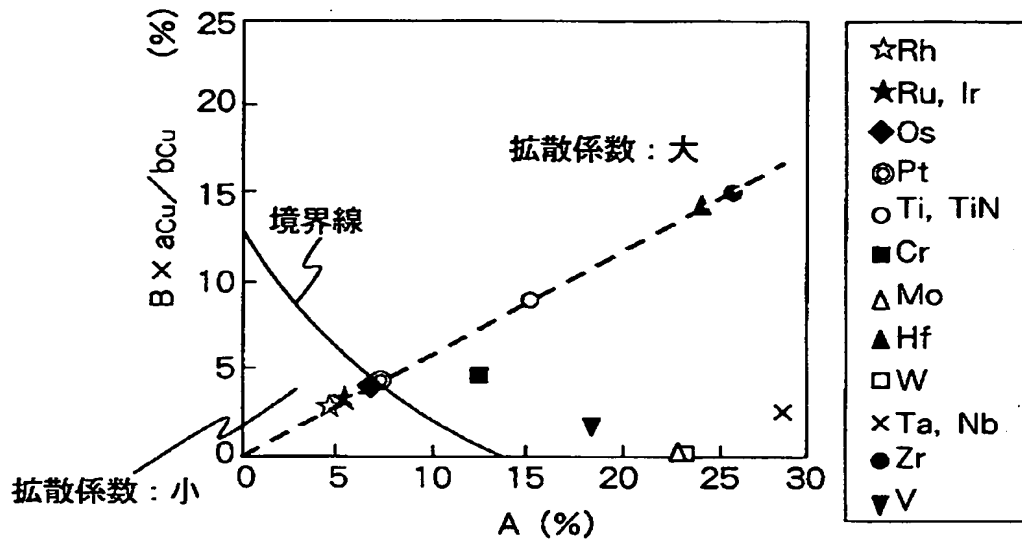
【図 1】

図 1



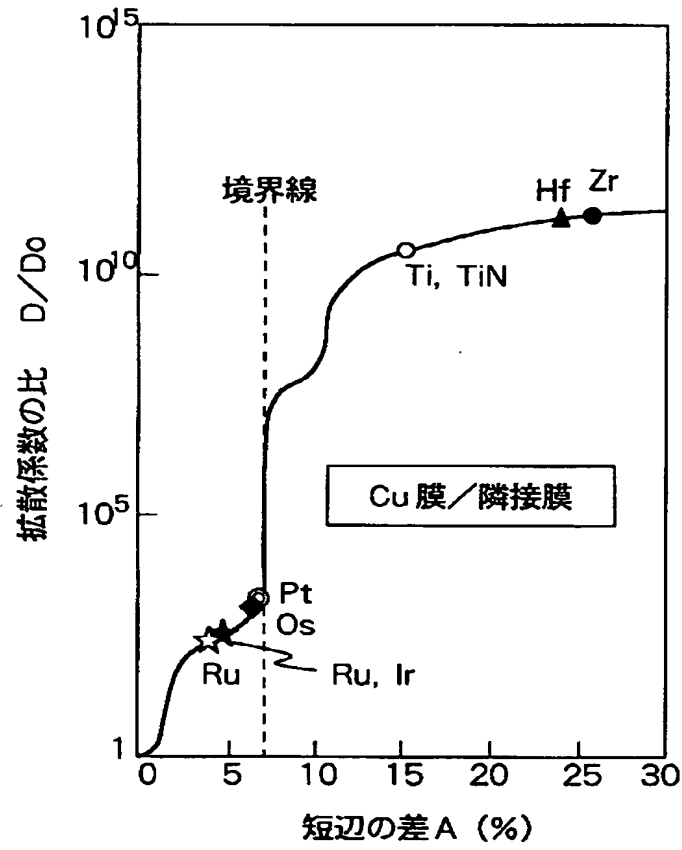
【図 2】

図 2



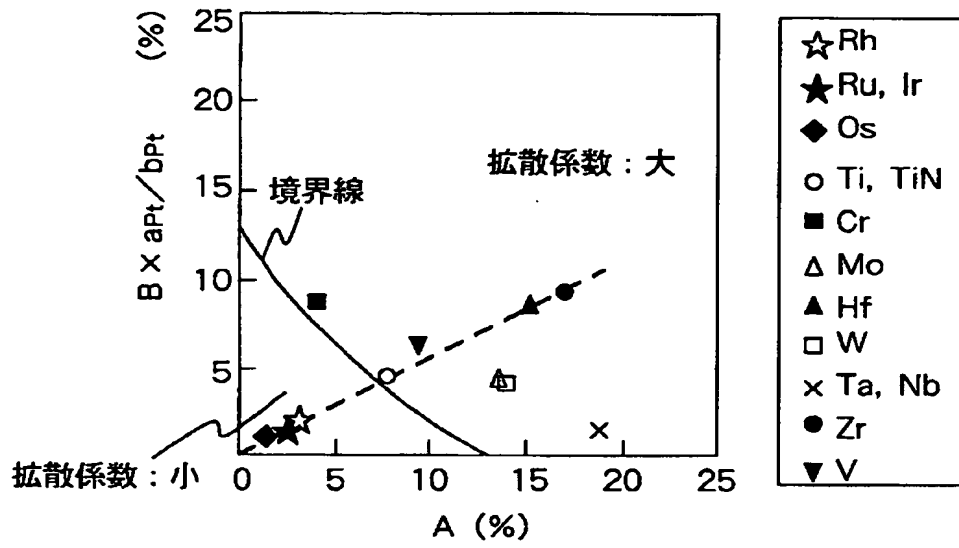
【図 3】

図 3

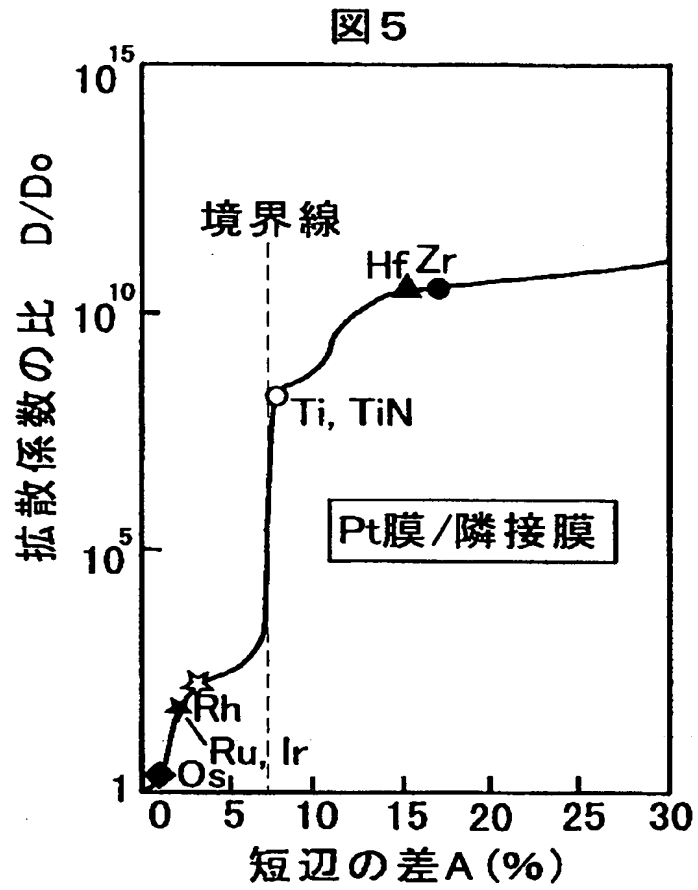


【図4】

図 4

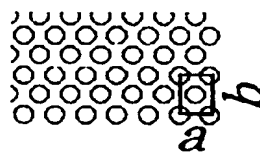


【図 5】



【図 6】

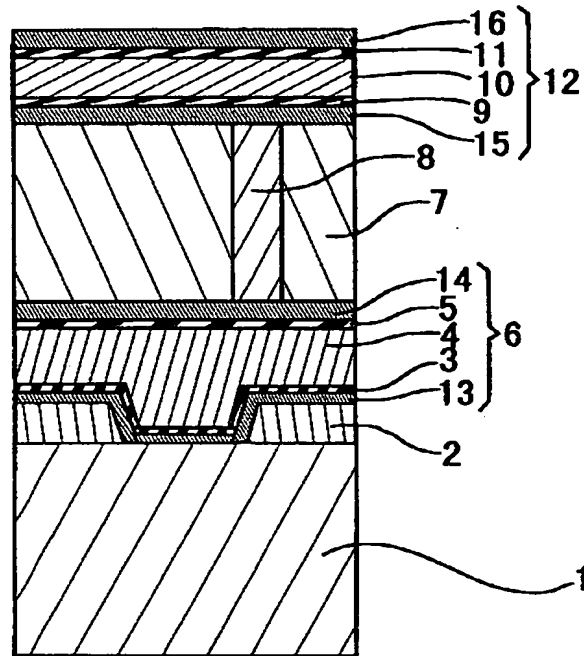
図 6



長方格子の原子配列

【図7】

図 7



【書類名】 要約書

【要約】

【課題】

積層配線構造においてボイドや断線を起こしにくい、信頼性の高い半導体装置を提供する。

【解決手段】

導電性膜の自由エネルギー最小面を構成する長方格子の短辺 a_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の短辺 a_n の差 $\{|a_p - a_n| / a_p\} \times 100 = A (\%)$ と、前記導電性膜の自由エネルギー最小面を構成する長方格子の長辺 b_p と前記隣接膜の自由エネルギー最小面を構成する長方格子の長辺 b_n の差 $\{|b_p - b_n| / b_p\} \times 100 = B (\%)$ が、 $\{A + B \times (a_p / b_p)\} < 13$ なる不等式を満足するように前記導電性膜と前記隣接膜の材料を選択することにより、導電性膜の拡散を抑える。

【選択図】 図1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】
【識別番号】 000005108
【住所又は居所】 東京都千代田区神田駿河台四丁目6番地
【氏名又は名称】 株式会社日立製作所
【代理人】 申請人
【識別番号】 100068504
【住所又は居所】 東京都千代田区丸の内1-5-1 株式会社日立製作所 知的所有権本部内
【氏名又は名称】 小川 勝男

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日
[変更理由] 新規登録
住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所